

## インテル® Agilex™ FPGA (開発コード Sundance Mesa) : 業界トップクラスの電力効率に優れた パフォーマンスを実現

インテルは、これまでのインテル® Agilex™ デバイスから多くのイノベーションを受け継ぎ、エッジ、組み込み、ネットワークのアプリケーションに電力効率に優れた性能を提供する、インテル® Agilex™ FPGA & SoCの新しいファミリー(開発コード Sundance Mesa)の先行発表を行いました。

これらの進歩により、産業、放送、自動車、通信、コンシューマー、テスト/測定、医療と幅広い市場のワークロードにわたり、さまざまなアプリケーションに適応する、小型化されたフォームファクターと消費電力の最適化機能が提供されます。この新しいファミリーでは、Intel 7 プロセス技術を採用し、モノリシック・デバイス構造と複数の新しいアーキテクチャー機能によって、消費電力の低減とフォームファクターの小型化を実現しています。

新しいインテル® Agilex™ FPGA 製品ファミリーは、FPGA 全体にハイパーレジスターを配置する第2世代インテル® Hyperflex™ FPGA アーキテクチャーをはじめ、これまでリリースされてきたインテル® Agilex™ デバイスの最も重要なアーキテクチャー機能の多くを継承しています。これらのレジスターにより、インテル® Quartus® Prime 開

発ソフトウェアを利用して、インテル® Agilex™ FPGA ロジック・ファブリック内にインスタンス化したデザインの性能を最大化し、消費電力を最小限に抑えることができます。

この新しいインテル® Agilex™ FPGA & SoC ファミリーのアーキテクチャー設計によって、適応性と拡張性に優れた機能が実現されました。これらのデバイスには、電力効率の高いインテル® Agilex™ FPGA ファブリックと、28.1Gbpsのデータ転送速度をサポートする高速トランシーバーや、PCIe 4.0 インターフェイス・プロトコルなど、幅広い Intellectual Property (IP) と接続オプションが組み合わされています。

新しいインテル® Agilex™ FPGA ファミリーは、DDR4、LPDDR4、DDR5、LPDDR5 SDRAMのほか、出力電圧範囲が1.05V ~ 3.3Vの汎用 I/O、また 1.8GHzで動作する2つの Arm Cortex-A76 プロセッサ・コアと、1.5GHzで動作する2つの Arm Cortex-A55 プロセッサ・コアを含むマルチコア Arm Cortex CPUを搭載したハード・プロセッサ・システム (HPS) もサポートしています。これらのプロセッサ・コアは、Arm DynamIQテクノロジーを使用して結合でき、



Arm Cortex-A76 CPUと Arm Cortex-A55 CPU を FPGA で初のアシンメトリック Arm アプリケーション・プロセッサ・クラスターに統合することで、エッジ・アプリケーション向けに消費電力を抑えて性能を向上させることが可能になりました。

さらに、機能安全 (FuSa) と高度なセキュリティー機能を提供する統合型のセキュリティー・デバイス・マネージャー (SDM) により、信頼性の高い安全なシステムを 1 つのデバイスファミリーで構築することができます。

新しいインテル® Agilex™ FPGA & SoC の FPGA ファブリック内には、AI Tensor ブロックが組み込まれた拡張デジタル信号処理 (DSP) を備えており、インテル® Agilex™ FPGA ファミリーのこれまでリリースされてきたシリーズから可変精度 DSP ブロックの設計を受け継ぎ、すでに AI 機能が実装されています。これに加えて、インテル® Stratix® 10 NX FPGA で使用されている AI Tensor ブロックから派生した機能も追加されました。この AI Tensor ブロックを備えた拡張 DSP により、AI 用の Tensor 演算と、FET や複雑な FIR フィルターなどの信号処理アプリケーションで複素数の演算を行う、新しい 2 つの重要な動作が加わります。

1 つ目の動作モードは、INT8 Tensor モードで AI 機能を拡張し、AI Tensor ブロックを備えた 1 つの拡張 DSP 内で 20 の INT8 乗算を行います。これは以前のインテル® Agilex™ デバイスと比べて 5 倍の INT8 演算密度です。この Tensor モードでは INT32 と FP32 をカスケード接続して累積する 2 列の Tensor 構造をとり、またブロック浮動指数にも対応するため、推論精度と低精度トレーニングが向上します。さらに、可変精度 DSP 機能の AI 性能も強化されました。ベクトルモードは 4 つの INT9 乗算器から 6 つの INT9 乗算器へとアップグレードしています。いずれのモードも、AI 中心の Tensor 演算やさまざまな DSP アプリケーションに極めて有用です。

2 つ目の新モードは複素数の演算を行う動作モードで、複素数の乗算を実行する場合に Tensor ブロックのパフォーマンスが 2 倍に向上します。これまで複素数の乗算には 2 つの DSP ブロックが必要でしたが、この新しいインテル® Agilex™ FPGA & SoC ファミリーでは、16 ビット固定小数点の複素数乗算を 1 つのブロック内で実行できるようになります。

インテルのソフトウェア・ツールを使えば、AI リソースの消費電力と実装面積の最適化を簡単に実行できるようになります。これは特定のスループットやレイテンシーをターゲットに AI フレームワーク (TensorFlow、PyTorch など) を組み込んで、カスタムサイズの推論 IP を作成する、FPGA 業界唯一のワンクリック・フローです。

この製品ファミリーで特に重点が置かれているのは、産業分野とビデオ画像処理の市場であるため、ハード化された接続インターフェイスが機能セットに追加されました。産業用ネットワークの確定的レイテンシー要件を満たすタイム・センシティブ・ネットワーク (TSN) コントローラーと、最新のイメージセンサーとの接続に必要な帯域幅の要件に対応できる MIPI Phy インターフェイスです。

Intel 7 プロセス技術で製造されたこの新しいインテル® Agilex™ FPGA & SoC ファミリーでは、0.75v の固定モードまたはインテルの SmartVID を使用し可変調整モードでコア電圧を操作できるので、総消費電力がさらに低減されます。また、このインテル® FPGA & SoC ファミリーの製品にはすべて、電源領域 (パワーアイランド) と電力ゲーティングが実装されました。

この新しいインテル® Agilex™ FPGA & SoC ファミリーは、こうしたアーキテクチャーとプロセス技術のすべてのイノベーションによって、前世代の FPGA よりも高い性能を実現しながら、総合的な消費電力を削減することができています。その結果、競合する 16nm FPGA と比べて 1.6 倍の消費電力当たり性能が実現されます。

さらに、インテルの高度な製造力を活かし、サプライチェーンの耐障害性を高めることで、予測可能な供給を確保し、お客様にクラス最高のリードタイムを提供できます。インテルは、インテル® Quartus® Prime 開発ソフトウェア・プロ・エディションでデバイスファミリー全体への無償アクセスを提供し、エンジニアリング・コミュニティがこの新しいデバイスを試用できるように特別なインセンティブを用意しています。

新しいインテル® Agilex™ FPGA & SoC ファミリーの詳細については、下記より営業担当および販売代理店にお問い合わせください。

[https://plan.seek.intel.com/psg\\_APJ\\_psgem\\_LPSCS\\_JA\\_2021\\_FPGAContactUs-JP](https://plan.seek.intel.com/psg_APJ_psgem_LPSCS_JA_2021_FPGAContactUs-JP)



インテルのテクノロジーを使用するには、対応したハードウェア、ソフトウェア、またはサービスの有効化が必要となる場合があります。

絶対的なセキュリティーを提供できる製品またはコンポーネントはありません。

実際のコストや結果は異なる場合があります。

Intel、インテル、Intel ロゴ、その他のインテルの名称やロゴは、Intel Corporation またはその子会社の商標です。

その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

©2022 Intel Corporation. 無断での引用、転載を禁じます。